

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-030231

(43)Date of publication of application : 02.02.1996

(51)Int.Cl.

G09G 3/32  
G09G 3/20  
H01L 33/00

(21)Application number : 06-165337

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.07.1994

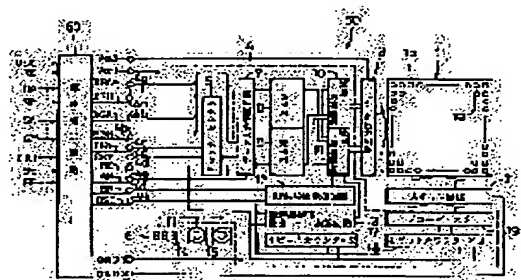
(72)Inventor : TAKAHASHI NOZOMI

(54) LED DOT MATRIX DISPLAY DEVICE AND METHOD FOR DIMMING THEREOF

(57)Abstract:

PURPOSE: To provide an LED dot matrix display device and its dimming system improving nonuniformity of luminous intensity between dots.

CONSTITUTION: In the LED dot matrix display device provided with a display part 1 arranging an LED chip 1a in dot matrix, a matrix driver part 2 driving each LED chip 1a on the display part 1, a control part 4 controlling the matrix driver part 2, data storage parts 8, 9 storing the luminance correction data formed corresponding to each luminous intensity at every dot so that a luminous intensity difference between dots on the display part 1 becomes minimum are provided, and the luminance correction data in the data storage parts 8, 9 are selected based on the display data from the outside, and each LED chip 1a is driven according to the luminance correction data.



## LEGAL STATUS

[Date of request for examination]

06.09.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-30231

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/32		4237-5H		
3/20	K	4237-5H		
H 0 1 L 33/00	L			

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願平6-165337

(22) 出願日 平成6年(1994)7月18日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 高橋 望

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

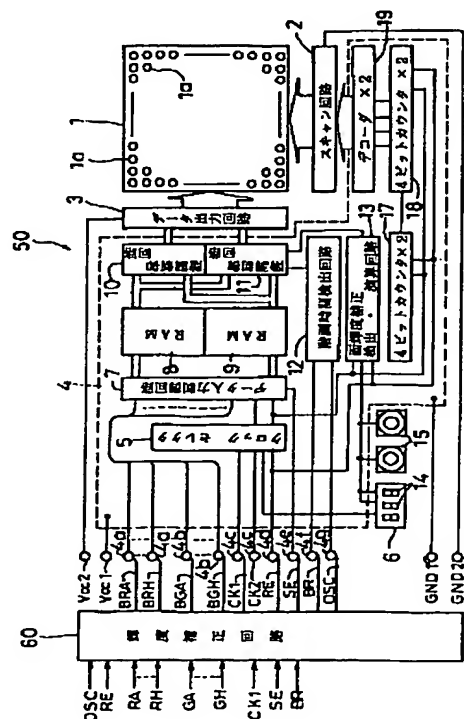
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 LEDドットマトリクス表示器及びその調光方法

(57) 【要約】

【目的】 ドット間の光度の不均一性を改善したLEDドットマトリクス表示器及びその調光方式を提供することである。

【構成】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動する



## 【特許請求の範囲】

【請求項 1】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、

前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器。

【請求項 2】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、

前記ROM中の前記輝度補正データを保持するためのRAMとを設け、

外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器。

【請求項 3】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記LEDチップを駆動するためのデータを保持する第1のRAMを有し該第1のRAM内のデータに従って前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、

外部からの表示データをデータ出力用のアドレスとした第2のRAMとを設け、

前記表示データの非入力タイミングに前記ROMから前記第2のRAMへ前記輝度補正データの転送を行い、この輝度補正データを前記LEDチップ駆動用のデータとして前記第1のRAMに記憶したことを特徴とするLEDドットマトリクス表示器。

【請求項 4】 前記表示データは、複数ビットの階調データであることを特徴とする請求項 1、2 または 3 記載のいずれかに記載のLEDドットマトリクス表示器。

【請求項 5】 LEDチップをドットマトリクス状に配

置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器に対し、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、

前記輝度補正データをデータ記憶部に記憶し、

前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器の調光方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、LED（発光ダイオード）チップをマトリクス状に配置して構成されるLEDドットマトリクス表示器、及びそのLEDチップの発光強度を調光するLEDドットマトリクス表示器の調光方法に関する。

## 【0002】

【従来の技術】 従来、各種の表示器の中で、LEDドットマトリクス表示器は、他の表示器に比べて比較的寿命が長く、容易に大型画面が構成できるといった優れた特徴を持ち、広く普及しつつある。

【0003】 図9は、従来のLEDドットマトリクス表示器の構成を示すブロック図である。

【0004】 このLEDドットマトリクス表示器は、各1個の赤色及び緑色LEDチップ101aを1つのドットとしてマトリクス状に配列した表示部101と、この表示部101のLEDチップ101aを順次スキャンするスキャン回路102と、該スキャン回路102のスキャンタイミングに同期して各LEDチップ101aを駆動するデータ出力回路103と、前記スキャン回路102と前記データ出力回路103を制御して前記表示部101のLEDチップ101aをそれぞれ選択的に点灯する制御部104とを備えている。

【0005】 前記制御部104には、外部より、赤色表示データRA～RH（8ビット）、緑色表示データGA～GH（8ビット）、クロック信号CK1、CK2、リセット信号RE、セレクト信号SE、ブライツ信号BR、及び発振パルスOSCが供給される。

【0006】 そして、クロックセクタ105は、切換えスイッチ106からの操作信号により、クロック信号CK1による1相クロックモード、またはクロック信号CK1、CK2による2相クロックモードに切換える。

【0007】 また、クロックセクタ105の出力側には、データ入力制御回路107を介して赤色及び緑色表示データ記憶用のRAM108、109が接続されている。データ入力制御回路107は、クロック信号CK1に同期して入力された赤色及び緑色表示データをセレク

ト信号SEに基づいて前記RAM108、109にそれぞれ記憶する機能を有する。そして、RAM108、109の出力側が、赤色及び緑色表示データ用の階調制御回路110、111を介して前記データ出力回路103に接続されている。

【0008】一方、ブライト信号BRは、例えばクロックCK1のクロックCKnとCKn+1 ( $n=32 \times a$ 、 $a: 1 \sim 32$ の整数)との間で設定された点灯時間を更に調整するためのものであり、階調時間検出回路112は、発振パルスOSCを入力し、前記ブライト信号BRで設定された点灯時間を $1/256$ 分割した階調時間を算出する。

【0009】また、本装置には、クロック信号CK1に同期して動作する面輝度補正検出・演算回路113が設けられている。この面輝度補正検出・演算回路113は、外部のスイッチ114と外部の輝度調整器115とを操作し、該輝度調整器115の設定値に応じて表示部101の全面の輝度を補正するためのデータを演算する。

【0010】階調制御回路110、111は、前記階調時間検出回路112からの階調時間と前記面輝度補正検出・演算回路113からのデータとを参照して、表示データに基づいて各ドットの光度を256階調に表示すべく、各ドット毎の点灯時間を制御する。

【0011】また、クロックセクタ105の出力側には、直列接続された2段の4ビットカウンタ117、118が接続され、さらに4ビットカウンタ118の出力側がデコーダ119を介して前記スキャン回路102に接続されている。

【0012】そして、リセット信号REが、クロックセクタ105、面輝度補正検出・演算回路113及び4ビットカウンタ117、118に供給されるようになっており、リセット信号REの入力時にはこれら回路をリセットする。

【0013】

【発明が解決しようとする課題】しかしながら、上記従来のLEDドットマトリクス表示器では、各ドットを構成するLEDチップ101aにおいて、ドット間の光度差による光度の不均一性が問題になっていた。

【0014】そこで、従来では、このドット間の光度のばらつきを改善するために、LEDチップ101aの選定などの作業を行っており、その分、コスト高となっていた。特に大画面を構成する場合には、著しいコスト高となるという問題があった。

【0015】本発明は、上述の如き従来の問題点を解決するためになされたもので、その目的は、ドット間の光度の不均一性を改善したLEDドットマトリクス表示器及びその調光方式を提供することである。またその他の目的は、簡単な構成でドット間の光度の不均一性を改善したLEDドットマトリクス表示器を提供することであ

る。

【0016】

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

【0017】第2の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、前記ROM中の前記輝度補正データを保持するためのRAMとを設け、外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

【0018】第3の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記LEDチップを駆動するためのデータを保持する第1のRAMを有し該第1のRAM内のデータに従って前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、外部からの表示データをデータ出力用のアドレスとした第2のRAMとを設け、前記表示データの非入力タイミングに前記ROMから前記第2のRAMへ前記輝度補正データの転送を行い、この輝度補正データを前記LEDチップ駆動用のデータとして前記第1のRAMに記憶したことにある。

【0019】第4の発明の特徴は、前記第1、第2または第3の発明において、前記表示データが複数ビットの階調データであることにある。

【0020】第5の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器に対し、前記表示部のドット間

の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、前記輝度補正データをデータ記憶部に記憶し、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

#### 【0021】

【作用】上述の如き構成によれば、第1の発明は、データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って各LEDチップチップを駆動するようにしたので、表示データに対応した輝度補正データにより各LEDチップの点灯時間を決定することができる。

【0022】第2の発明は、外部からの表示データの非入力タイミングにROMからRAMへ輝度補正データの転送を行い、表示データの入力タイミングに該表示データに基づいてRAM中の輝度補正データを選定し、この輝度補正データに従って各LEDチップチップを駆動するようにしたので、簡単な構成で、輝度補正データによる各LEDチップの点灯時間の決定を行うことができる。

【0023】第3の発明は、表示データの非入力タイミングにROMからRAMへ輝度補正データの転送を行い、この輝度補正データをLEDチップ駆動用のデータとして第1のRAMに記憶したので、表示データをアドレスとして第2のRAMから対応した輝度補正データが第1のRAMへ出力され、この輝度補正データに従って各LEDチップが駆動される。これにより、定期的にデータがリフレッシュされ、且つRAMの高速応答性から、輝度補正データによる表示部の各LEDチップの点灯時間の決定を的確に行うことができる。

【0024】第4の発明は、前記第1、第2または第3の発明において、表示データが複数ビットの階調データであるので、各ドットはこの表示データに対応した輝度補正データに基づいて階調表示が行われる。

【0025】第5の発明は、LEDドットマトリクス表示器に対し、その表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、この輝度補正データをデータ記憶部に記憶し、該データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動する調光方法であり、第1の発明と同様に輝度補正データにより各LEDチップの点灯時間を決定することができる。

#### 【0026】

【実施例】以下、本発明の一実施例を図面に基いて説明する。図1は、本発明を実施したLEDドットマトリクス表示器の構成を示すブロック図である。

【0027】このLEDドットマトリクス表示器は、表示器本体回路50を有し、この表示器本体回路50の入

力側には輝度補正回路60が接続されている。輝度補正回路60は、後述するように表示器本体回路50内の表示部を構成する各LEDチップの輝度を補正するための回路である。

【0028】表示器本体回路50は、各1個の赤色及び緑色LEDチップ1aを1つのドットとして、これを例えば32×32のマトリクス状に配列した表示部1と、該表示部1のLEDチップ1aを順次スキャンするスキャン回路2と、該スキャン回路2のスキャンタイミングに同期して各LEDチップ1aを駆動するデータ出力回路3と、スキャン回路2とデータ出力回路3を制御して前記赤色及び緑色LEDチップ1aをそれぞれ選択的に点灯する制御部4とを備えている。ここで、スキャン回路2とデータ出力回路3でマトリクスドライバ部が構成されている。

【0029】前記制御部4は、赤色輝度補正データBRA～BRH（8ビット）用の入力端子4a、緑色輝度補正データBGA～BGH（8ビット）用の入力端子4b、クロック信号CK1、CK2用の入力端子4c、リセット信号RE用の入力端子4d、セレクト信号SE用の入力端子4e、ブライト信号BR用の入力端子4f、及び発振パルスOSC用の入力端子4gを有している。これら各入力端子4a～4gは、前記輝度補正回路60の出力側に接続されている。

【0030】クロック信号CK1、CK2用の入力端子4cはクロックセクタ5に接続されている。クロックセクタ5は、切換スイッチ6からの操作信号により、クロック信号CK1による1相クロックモード、またはクロック信号CK1、CK2による2相クロックモードに切換える機能を有する。なお、本実施例では1相クロックモードに設定されているものとする。

【0031】本装置の表示動作は、クロック信号CK1が32パルス入力され、次の32パルスの第1番目のパルスが入力されるまでの期間を点灯時間に割り付けて行われるものとし（後述する図7を参照）、且つ上下16ドット毎にスキャンするようになっている。すなわち、表示部1のマトリクスを上から16ドット目を境にして、上画面と下画面の各々1行目～16行目の各16ドット（例えば1ドット置き）が1行ずつ同時に、クロックCK1に同期してスキャンされる。このことから、本装置の行毎の点灯期間は、16回に1回の割合で到来することになる（1/16デューティ）。

【0032】従って、表示部1のマトリクスにおいて、表示動作を行っている行をx（＝1～16）とした場合に、

$$n = 32 \times (16 \times a + x)$$

但し、a：0～N-1（N：1画面のスキャン回数）となり、本装置の表示動作は、クロック信号CK1のクロックnとクロックn+1との間に行われることになる。

【0033】また、クロックセクタ5の出力側には、

データ入力制御回路7を介して赤色及び緑色輝度補正データ記憶用のRAM8, 9が接続されている。さらに、データ入力制御回路7には、輝度補正データ用の入力端子4a, 4bと、セレクト信号SE用の入力端子4eとが接続され、このデータ入力制御回路7は、クロック信号CK1に同期して入力された赤色及び緑色輝度補正データをセレクト信号SEの“H”レベル時に前記RAM8, 9にそれぞれ記憶する機能を有する。そして、RAM8, 9の出力側が、階調制御回路10, 11を介して前記データ出力回路3に接続されている。

【0034】一方、ブライト信号BR用の入力端子4f、及び発振パルスOSC用の入力端子4gは階調時間検出回路12に接続されている。ここで、ブライト信号BRは、先のクロックCK1のクロックnとクロックn+1との間で設定された点灯時間を更に調整するためのものであり、階調時間検出回路12は、発振パルスOSCを入力し、前記ブライト信号BRで設定された点灯時間を1/256分割して階調時間を算出する機能を有している。

【0035】また、本装置には、クロック信号CK1に同期して動作する面輝度補正検出・演算回路13が設けられている。この面輝度補正検出・演算回路13は、外部のスイッチ14と外部の輝度調整器15とを操作し、該輝度調整器15の設定値に応じて表示部1の全面の輝度を補正するためのデータを演算する。

【0036】階調制御回路10, 11は、前記階調時間検出回路12からの階調時間と前記面輝度補正検出・演算回路13からのデータとを参照して、輝度補正データに基づいて各ドットの光度を256階調に表示すべく、各ドット毎の点灯時間を制御する。

【0037】また、クロックセクタ5の出力側には、直列接続された2段構成の4ビットカウンタ17, 18が接続され、さらに4ビットカウンタの出力側がデコーダ19を介して前記スキャン回路2に接続されている。

【0038】そして、リセット信号RE用の入力端子4が、クロックセクタ5、面輝度補正検出・演算回路13、及び4ビットカウンタ17, 18に接続され、リセット信号REの入力時にはこれら回路をリセットするようになっている。なお、図1中のVcc1は、上述の制御部4の電源端子であり、Vcc2はマトリクスドライバ部の電源端子であり、また、GNDはこれらのグラウンド端子である。

【0039】図2は、図1に示した輝度補正回路60の構成を示すブロック図である。なお、同図に示すものは、説明の簡略化のため緑色用の構成を省略して赤色用の構成のみを示している。

【0040】この輝度補正回路60は、発振パルスOSCをカウントするカウンタ61と、リセット信号REをカウントするカウンタ62と、クロックCK1をカウントするカウンタ63とを有している。カウンタ61、6

2の出力側はセクタ64, 65がそれぞれ接続されている。

【0041】セクタ64は、カウンタ61の出力データ及び発振パルスOSCのいずれか一方をセクタ信号SEに基づいて選択し、セクタ65は、カウンタ62の出力データ及びリセットREのいずれか一方をセクタ信号SEに基づいて選択する。そして、セクタ64の出力がカウンタ66の入力となり、セクタ65の出力が該カウンタ66のリセット信号となる。

10 【0042】さらに、カウンタ66の出力データは、アドレスセクタ67の一方入力側に供給されると共に、バッファ68を介して輝度補正データ格納用のROM69のアドレスとして供給されるようになっている。

【0043】一方、カウンタ63からの出力データ(10ビット)は、8ビットの階調データである赤色表示データRA~RHと共にアドレスセクタ67の一方入力側に供給されるようになっている。そして、アドレスセクタ67からの出力がバッファ70を介してRAM71のアドレスとして供給されるようになっている。

20 【0044】また、セクタ64の出力は、バッファ68、及びクロックセクタ72に供給され、クロックセクタ72で選択されたときには、バッファ70のイネーブルEBとなる。前記クロックセクタ72には、セクタ64の出力のほか、クロックCK1が供給され、クロックセクタ72でクロックCK1が選択されたときには、クロックCK1がバッファ70のイネーブルEBとなる。

30 【0045】さらに、前記カウンタ66, 63のデータ出力、アドレスセクタ67の選択動作、クロックセクタ72の選択動作、RAM71のリード(R)/ライト(W)動作、及びROM69のリード動作は、セクタ信号SEで制御されるようになっている。そのうち、RAM71のリード側はインバータ73を介してセレクト信号SEを取り入れ、カウンタ63はセレクト信号SEによりリセットされる。

40 【0046】そして、ROM69の出力側とRAM71の入出力側とが共通接続され、RAM71からの輝度補正データが出力バッファ74を介して前記表示器本体回路50の入力端子4aに供給され、加えて、クロックCK1はバッファ75及び出力バッファ74を介して表示器本体回路50の入力端子4cに供給されるようになっている。同様に、リセット信号RE、セレクト信号SE、ブライト信号BR及び発振パルスOSCが出力バッファ74を介して入力端子4d, 4e, 4f, 4gにそれぞれ供給される。

【0047】図3は、図2に示したROM69及びRAM71のフォーマット形式を示す図である。

50 【0048】同図に示すように、ROM69には、各ドットに対応したアドレスに輝度補正データが格納されている。このアドレスは、表示部のドット位置を示す10

ビット（＝32×32ドット）のデータと、階調データである8ビット（各色）の表示（入力）データとにより構成されている。本実施例では、図3に示すフォーマット形式のROM69及びRAM71が赤色・緑色に各々必要となる。

【0049】図4は、図1に示した表示部1の詳細な構成図である。

【0050】この表示部1は、マトリクス状に配設された32本のデータラインs1、s2、s3～s32と、32本のスキャンラインp1、p2、p3～p32との交差箇所にLEDチップ1aがそれぞれ接続されて構成されている。なお、図示はしないが、赤色と緑色用のLEDチップ1aに対応して、図4に示すものと同一構成のマトリクス（データラインとスキャンラインが各々32本）が2組配置されているものとする。

【0051】図5（a）、（b）は、前記データ出力回路3及び前記スキャン回路2の構成を示す回路図である。

【0052】データ出力回路3は、図5（a）に示すように入力インバータ31と2段のバイポーラトランジスタ32、33と抵抗34、35、36とから成る1データライン用単位回路を32個設けて構成されている。

【0053】例えばデータラインs1用の入力端子30に“L”レベルの表示データが入力されると、インバータ31の出力側から抵抗34を介してNPNトランジスタ32にベース電流が供給され、該NPNトランジスタ32がオンする。これによって、電源から抵抗36、35及びNPNトランジスタ32を介して電流が流れるので、PNPトランジスタ33がオンし、表示部1のデータラインs1に接続される出力端子37が“H”レベルとなり、データラインs1が活性化される。

【0054】また、スキャン回路2は、図5（b）に示すように2段のバイポーラトランジスタ41、42と抵抗43、44とから成る1スキャンライン用単位回路を32個設けて構成されている。

【0055】例えば入力端子40に“H”レベルが入力されると、抵抗43を介してNPNトランジスタ41にベース電流が供給され、該NPNトランジスタ41がオンする。これによって、電源から抵抗44及びNPNトランジスタ41を介してNPNトランジスタ42のベースへ電流が流れるので、NPNトランジスタ42がオンし、表示部1の例えばスキャンラインp1に接続される各出力端子45が“L”レベルとなり、該スキャンラインp1が活性化される。その結果、例えばデータラインs1とスキャンラインp1とにそれぞれ接続されたLEDチップ1aが発光するようになっている。

【0056】次に、以上のように構成されるLEDドットマトリクス表示器の動作及びその調光方法を図6及び図7のタイムチャートを用いて説明する。

【0057】まず、光度測定器を用いて表示部1の各ド

ット毎の光度を測定し、光度測定データを作成する。さらに、作成された光度測定データを基に、ドット間の光度差が最小となるように各ドットに対応した輝度補正データを作成する。そして、作成された輝度補正データを、図3に示すフォーマットで予めROM69に格納しておく。

【0058】図6に示すように、本実施例のクロック信号CK1は、32クロック毎に間欠した1024個のクロックが繰り返される。セレクト信号SEが“L”レベルの時（～時刻t1）では、アドレスセクタ67がカウンタ66側を選択し、クロックセクタ72はセクタ64の出力側を選択し、RAM71はライトモードとなり、そしてカウンタ66及びROM69がイネーブルとなる。これによって、このカウンタ66の出力データがアドレスとしてバッファ68を介してROM69へ供給され、ROM69からRAM71へ輝度補正データが書き込まれる。

【0059】その後、時刻t1を経過してセレクト信号SEが“H”レベルになると、カウンタ66は動作を停止し、アドレスセクタ67がカウンタ63及び表示データRA～RH側を選択し、クロックセクタ72はクロックCK1を選択し、RAM71はリードモードとなる。これによって、RAM71は、アドレスセクタ67からの出力データ（18ビット）をアドレスとして、記憶している輝度補正データをクロックCK1に同期して前記表示器本体回路50の入力端子4aへ読み出す。この動作は、セレクト信号SEが“H”レベル時の時刻t2まで行われる。

【0060】図7は、前述したセレクト信号SEが“H”レベルとなる期間の表示動作を示すタイムチャートである。

【0061】上述の如く作成した輝度補正データは上記表示器本体回路50の入力端子4a、4bより供給される。図7の時刻t11では、1パルスのリセット信号REが入力され、その後の時刻t12、t13ではセレクト信号SE及びブライツ信号BRが順次“H”レベルになる。さらに、時刻t14において、クロック信号CK1の最初の1クロックが立ち上がる。

【0062】すると、このクロック信号CK1の最初の32クロックに同期して、画面の1行目の輝度補正データS1（32ドット分）がデータ入力制御回路7を介してRAM8、9に記憶される。なお、このブライツ信号BRが“H”レベルの期間（時刻t13～時刻t15）では表示動作がオフ状態となっている。

【0063】続く、ブライツ信号BRが“L”レベルとなる表示期間（時刻t15～時刻t16）では、RAM8、9から、今回記憶した画面の1行目に対応する輝度補正データS1（16ドット分）と、前回記憶した画面の17行目に対応する輝度補正データS17（16ドット分）とを読み出し、これらを階調制御回路10、11に



供給する。

【0064】階調制御回路10、11では、今回入力された輝度補正データS1、S17(1、17行目)に対応する各ドットの光度を階調表示すべく、その点灯時間が、階調時間検出回路12からの前記階調時間と面輝度補正検出・演算回路113からのデータとを参照して該輝度補正データによって決定される。

【0065】その後の時刻t16～t17の期間では、前記t14～t15と同様の動作が行われ、2行目の輝度補正データS2が取り込まれる。

【0066】そして、続く時刻t17に至る期間では、2行目の輝度補正データS2と18行目の輝度補正データS18とにより、前記時刻t15～t16の期間と同様に、2行目と18行目の各16ドットの表示動作が行われる。

【0067】以後、同様に、3行目～32行目の輝度補正データS3～S32が取り込まれると共に、上下画面の各行の16ドット毎の表示動作が行われる。

【0068】また、ROM65からRAMへ輝度補正データを転送するためには、2<sup>18</sup>クロックが必要となる。この場合、

$$2^{18} \div 262^k$$

である。ここで、本実施例のLEDドットマトリクス表示器において画面を構成する際に、CRTの標準であるVGAモード(640×480ドット)であれば、ドットクロック(クロックCK1)の周波数が約25MHzである。このため、発振パルスOSCの周波数が10MHz程度となっていると、VGAモードの規格により、水平同期信号間のドットクロック数が840クロック、水平同期信号間の水平同期信号数が520本であることより、

$$840 \times 520 \div 436800 = 436^k$$

となり、436<sup>k</sup>クロック分で1画面を構成していることから、2画面に1回の割合でRAM中の輝度補正データをリフレッシュすることができる。さらに、発振パルスOSCをドットクロックと同じ周波数で使用する場合には、1画面に1回の割合でリフレッシュができる。

【0069】このように本実施例によれば、セレクト信号SEの“H”レベル時にRAMからの輝度補正データの出力が可能となり、表示データをアドレスとしてRAMから対応した輝度補正データが出力され、この輝度補正データに従って表示部の各LEDチップを駆動する。これにより、表示データにより指定したアドレスの輝度補正データにより、表示部の各LEDの点灯時間を決定することができる。

【0070】従って、表示部のドット間に光度のばらつきがあっても、この光度のばらつきを最小にするように輝度補正データを作成し、この輝度補正データを表示データに対応して出力することにより、低コストで高品位の表示器を得ることができる。

【0071】なお、本発明は上記実施例に限定されず種々の変形が可能である。

【0072】例えば、上記実施例では赤色及び緑色の2色で装置を構成したが、赤色、緑色、青色の各色のLEDチップ1aを使用してフルカラータイプの表示器としてもよい。

【0073】また、上記実施例では、輝度補正データを保持するデータ記憶部が、図2のRAM67(1段目)と図1のRAM(2段目)8または9とで2段構成となっており、セレクト信号SEの“H”レベル時にRAM67からRAM8または9へ輝度補正データを転送するようになっているが、これをRAM67には表示データを保持させ、これを絶えずRAM8または9のアドレスとして出力し、RAM8、9に輝度補正データを持たせるようにしてもよい。

【0074】また、輝度補正データをディジタル/アナログ変換によりアナログ電圧として、このアナログの電圧をデータ出力回路の入力端子30に供給し、LEDチップの光度を調整して階調するようにしてもよい。

【0075】また、上記実施例では1相クロックモードの動作を説明したが、2相クロックモードであっても図8に示すように上記実施例と同様の動作が行われる。

【0076】

【発明の効果】以上詳細に説明したように、第1の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、このデータ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って各LEDチップを駆動するようにしたので、輝度補正データにより、表示部の各LEDチップの点灯時間を決定することができ、表示部の各ドット毎の光度差を改善するために、LEDチップの選定作業などを行う必要がなくなる。これにより、低コストでドット間の光度差を改善することが可能となる。

【0077】第2の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、前記ROM中の前記輝度補正データを保持するためのRAMとを設け、外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動するようにしたので、簡単な構成で、輝度補正データによる各LEDチップの点灯時間の決定を行うことができ、より低コストでドット間の光度差を改善することが可能となる。

【0078】第3の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度

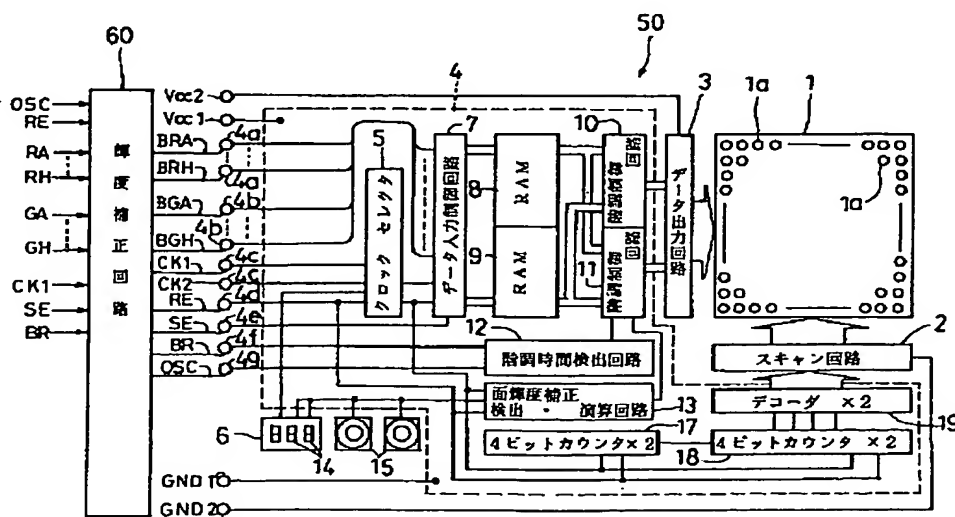


【図４】図１に示した表示部１の詳細な構成図である。

【符号の説明】

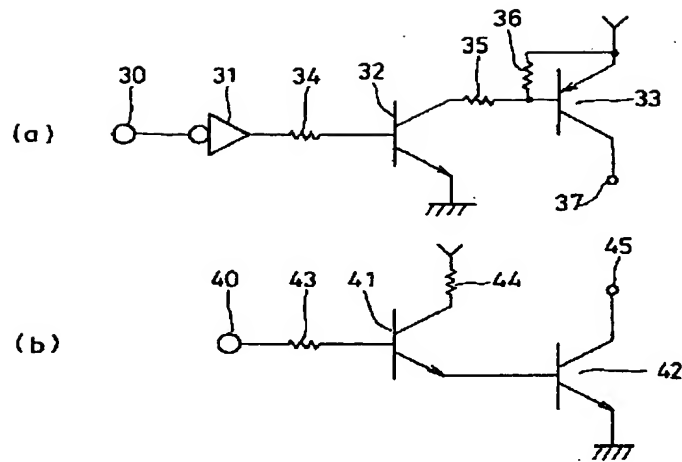
- 1 表示部
- 1 a LEDチップ
- 2 スキャン回路
- 3 データ出力回路
- 4 制御部
- 5, 6 8クロックセクタ
- 6 切換えスイッチ
- 7 データ入力制御回路
- 8, 9 第1のRAM
- 10, 11 階調制御回路
- 12 階調時間検出回路
- 17, 18 4ビットカウンタ
- 19 デコーダ
- 50 表示器本体回路
- 60 輝度補正回路
- 61, 62 カウンタ
- 63 アドレスセクタ
- 65 ROM
- 67 第2のRAM

【图 1】

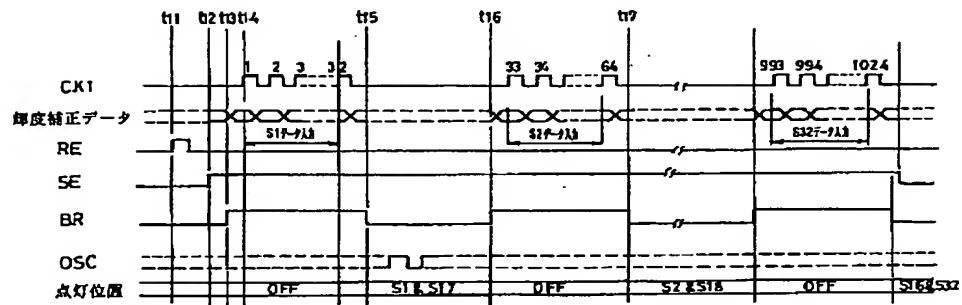




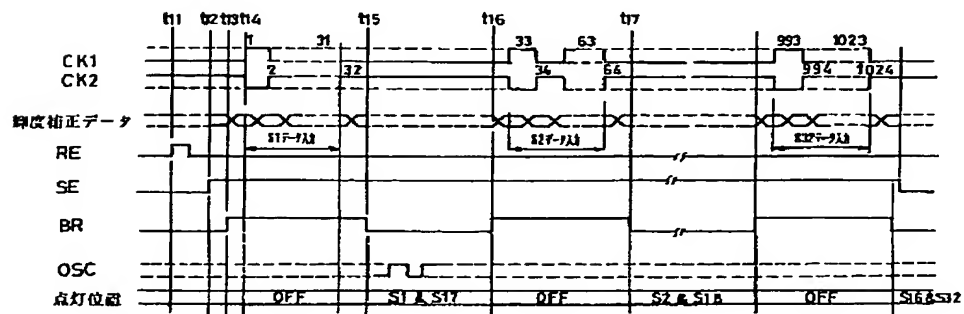
【図 5】



【図 7】



【図 8】



【図9】

